

## FOR RELEASE Jun11, 2007

### アルデック社、STARC設計ルールに準拠したリントツールをリリース

**HENDERSON, Nevada –2007年6月11日** --混在言語の検証およびASIC、FPGAデバイス向け先端設計ツールのパイオニアである Aldec, Inc. (以下 アルデック社) は本日、(株)半導体理工学研究センター(以下 STARC) の「RTL設計スタイルガイド」Verilog HDL編 第2版に基づいたリントエンジン ALINTの提供を開始したことを発表します。ALINTは、コーディングスタイルルール、言語構文の使い方、論理合成における複雑な制約およびDFT用のチェックにわたる、RTLの設計サイクルの様々な段階におけるルールをサポートしております。ALINTエンジンは柔軟なルール設定機能を提供しております。

アルデック社の最高経営責任者である Dr. Stanley Hyduke は次のように述べています。「正しい方向に向かって設計を開始するならば、設計は迅速に進み、後で修正するエラーの数は最小になるでしょう。あらゆる根本的なエラーを、設計時に即座にブロックごとに検出するため、ALINT を使うと最も効率よく設計することができます。」

STARC の標準化推進室長である古井芳春氏は次のように述べています。「ALINT は、日本で広く採用されている STARC の RTL 設計スタイルガイド Verilog HDL 編 第 2 版をサポートするツールの 1 つです。ALINT のようなツールを使うことにより、設計者が高品質な SOC デザインを開発し、市場投入までの期間が短縮できることを期待します。」

#### ALINTの主な機能

ALINTは、様々な抽象化レベルで動作するルールをサポートしています。例えば、Verilog言語構造、論理合成可能な RTL サブセット、ブロックレベルのネットリストおよびチップレベルのネットリストなど。

言語レベルのルールでは、不要または非推奨の言語構文やデータタイプの使用、ビット幅の不一致、定数やパラメータのサイズや基底の指定漏れ、典型的な論理ミス、ビット単位の条件式、設計スタイルや命名規則に関するエラーを検出します。

ALINTは、論理合成可能なサブセットをVerilogコードから自動的に抽出し、論理合成用の誤った構文の使用、条件文の不完全な定義、論理合成されるネットリストのリソース共有の潜在的な問題、シミュレーションと論理合成の不一致、不完全なセンシビリティリストやファンクション、同一信号への多重代入による誤りなどをチェックします。

内蔵の論理合成エミュレーション構造により、抽出したRTLをネットリストモデルに自動変換し、不要なラッチ、入力が固定値であるフリップフロップ、フリップフロップが推定される非同期制御の問題、トライステートバッファの推定に伴う問題を検出します。

最終的にALINTは、チップ全体のネットリストモデルを解析することにより、チップネットリストレベルをチェックすることが可能です。典型的なDFTの問題、クロック以外のポートへのグローバルクロック信号の影響、クロックの制御不能状態、不要な非同期フィードバック、フリップフロップ・ラッチ出力から他の記憶素子の制御ラインへの不要な直接接続などを監視することができます。

#### 重要な設定機能

ALINT エンジンは柔軟な設定環境を提供しており、ユーザは必要に応じてルールを定義できます。ALINT はあらかじめ組込まれている STARC のルールセットを提供するとともに、ユーザが独自のルールを追加、設定できる環境も用意しています。ルールは様々な方法で組み合わせることができ、ALINT で処理するルールセットや方針を 1 つのオブジェクトとして定義します。ALINT では、メッセージの有効化・無効化、メッセージ重度の変更など、レポート機能の設定も可能です。

## ALINTリリース

ALINTは、アルデック社のシミュレータであるRiviera 2007.06と完全に統合されています。STARCリントオプションは、保守契約をされているお客様に84万円で提供します。ALINTはWindows、Linux-32/64およびSunプラットフォームでお使いいただけます。

## (株)半導体理工学研究センターについて

(株)半導体理工学研究センター(STARC)は、産業界と大学との共同研究を通じて半導体技術のブレークスルーを達成することを目的とし、平成7年12月に日本の半導体メーカー11社の出資で設立されました。現在では40件を超えるテーマで大学との共同研究を実施しており、企業への研究成果の移転も進められています。平成13年度からは電子技術産業協会(JEITA)における「あすか計画」で設計基盤技術開発を担当し、システムLSIの超精細化や高密度化に伴う新たな設計課題に対応する設計技術の開発、および産学のSoC(システム・オン・チップ)設計技術者育成のためのプログラムの開発を行っています。

日本語版: <http://www.starc.jp/>

英語版 : <http://www.starc.jp/index-e.html>

## アルデック社について

1984年に設立されたアルデック社は、UNIX、Linux および Windows プラットフォームで動作する高性能なHDL 検証ソフトウェアを提供しています。アルデック社および各製品の詳細情報は、<http://www.aldec.co.jp>をご覧ください。

---

ALINTはアルデック社の商標です。その他全ての商標または登録商標は当該各社に帰属します。

お問合せ:     アルデック・ジャパン株式会社  
                  03-5313-1791  
                  [info@aldec.co.jp](mailto:info@aldec.co.jp)